

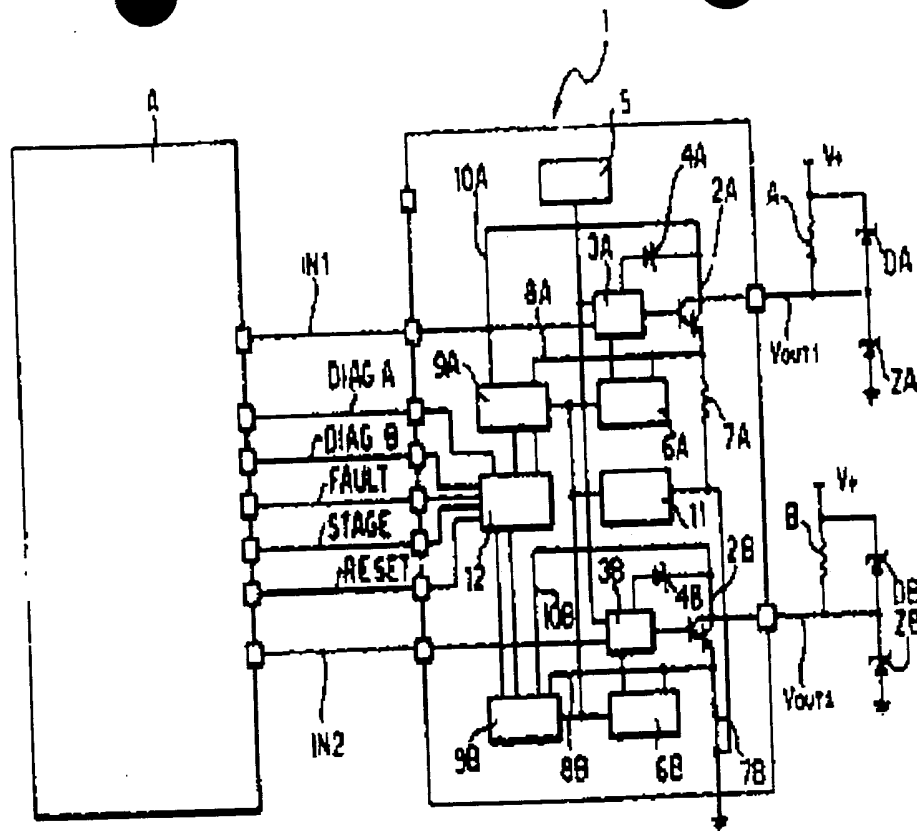
## Text

AN: PAT 1990-084849  
 TI: Electronic power circuit for motor injection system  
 identifies g nature of generated fault message by emission of  
 corresponding signal of diagnostic nature  
 PN: EP358972-A  
 PD: 21.03.1990  
 AB: The electrical circuit includes one stage with an output  
 terminal (VOUT1,VOUT2) for supplying a respective load (A,B),  
 the circuit (1) admitting of a number of faulty conditions as  
 well as a normal operating condition, characterised in that it  
 includes sensor (9A,9B,12) which can generate: one first signal  
 (FAULT) indicative of the fact that the circuit (1) is in one  
 of the faulty conditions and one second (DIAGA,DIAGB) which  
 assumes different values in dependence on which of the faulty  
 conditions is present in the circuit (1). The circuit has  
 several stages, each of which has an output terminal (VOUT1,  
 VOUT2) for supplying a respective load (A,B), characterised in  
 that the sensor (9A,9B,12) can generate one third signal (STAGE)  
 indicative of which of the stages is in a faulty condition.;  
 Hostile environment of motor vehicle.  
 PA: (ITMA ) MARELLI AUTRONICA SPA;  
 IN: GHISIO G; GIORGETTA V; GHISO G;  
 FA: EP358972-A 21.03.1990; DE68902028-E 13.08.1992;  
 EP358972-B1 08.07.1992; EP358972-B2 11.01.1995;  
 ES2033058-T3 01.03.1993; IT1223822-B 26.09.1990;  
 US5173832-A 22.12.1992;  
 CO: AT; BE; CH; DE; EP; ES; FR; GB; GR; IT; LI; LU; NL; SE; US;  
 DR: AT; BE; CH; DE; ES; FR; GB; GR; IT; LI; LU; NL; SE;  
 IC: F02D-041/20; F02D-041/22; F02M-; F02M-035/04; H02H-003/20;  
 MC: U24-F; V02-E02A1; X22-A03A1;  
 DC: Q52; Q53; U24; V02; X22;  
 FN: 1990084849.gif  
 PR: IT0067816 14.09.1988;  
 FP: 21.03.1990  
 UP: 11.01.1995

BEST AVAILABLE COPY

**THIS PAGE BLANK (USPTO)**

Text



Docket # S 3-02P14125  
Applic. # PCT/DE03/003635  
Applicant: ERIC CHEMISKY ET AL.  
Lerner and Greenberg, P.A.  
Post Office Box 2480  
Hollywood, FL 33022-2480  
Tel: (954) 925-1100 Fax: (954) 925-1101

2002 P 74125



34

19 BUNDESREPUBLIK  
DEUTSCHLAND



DEUTSCHES  
PATENTAMT

12 Übersetzung der  
europäischen Patentschrift

87 EP 0 358 972 B1

10 DE 689 02 028 T 2

51 Int. Cl. 5:  
F 02 D 41/20  
F 02 D 41/22

- |    |   |              |
|----|---|--------------|
| 21 | Deutsches Aktenzeichen:                               | 689 02 028.7 |
| 86 | Europäisches Aktenzeichen:                            | 89 115 163.1 |
| 86 | Europäischer Anmeldetag:                              | 17. 8. 89    |
| 87 | Erstveröffentlichung durch das EPA:                   | 21. 3. 90    |
| 87 | Veröffentlichungstag<br>der Patenterteilung beim EPA: | 8. 7. 92     |
| 47 | Veröffentlichungstag im Patentblatt:                  | 11. 2. 93    |

DE 689 02 028 T 2

30 Unionspriorität: 32 33 31  
14.09.88 IT 6781688

73 Patentinhaber:  
Marelli Autronica S.p.A., Mailand/Milano, IT

74 Vertreter:  
derzeit kein Vertreter bestellt

84 Benannte Vertragsstaaten:  
AT, BE, CH, DE, ES, FR, GB, GR, IT, LI, LU, NL, SE

72 Erfinder:  
Giorgetta, Valerio, I-10156 Torino, IT; Ghisio, Guido,  
I-10144 Torino, IT

54 Elektrische Schaltung, insbesondere Leistungsschaltung für Kraftfahrzeug-Motor-Einspritzungssysteme mit Funktion zur Erfassung und Feststellung von Fehlern und Verfahren zu deren Betrieb.

Anmerkung: Innerhalb von neun Monaten nach der Bekanntmachung des Hinweises auf die Erteilung des europäischen Patents kann jedermann beim Europäischen Patentamt gegen das erteilte europäische Patent Einspruch einlegen. Der Einspruch ist schriftlich einzureichen und zu begründen. Er gilt erst als eingelegt, wenn die Einspruchsgebühr entrichtet worden ist (Art. 99 (1) Europäisches Patentübereinkommen).

Die Übersetzung ist gemäß Artikel II § 3 Abs. 1 IntPatÜG 1991 vom Patentinhaber eingereicht worden. Sie wurde vom Deutschen Patentamt inhaltlich nicht geprüft.

DE 689 02 028 T 2

Aktenzeichen: P 689 02 028.7

### **Beschreibung**

Die Erfindung bezieht sich auf elektrische Schaltungen im allgemeinen und wurde unter besonderer Berücksichtigung ihrer möglichen Verwendung auf dem Gebiet elektronischer Leistungsschaltungen entwickelt, die zum Betreiben der Einspritzfunktion in Verbrennungsmotoren benutzt werden. Auf diesem Einsatzgebiet, das beispielsweise durch die US-A-4,736,267 erläutert wird, ist es wichtig, nicht nur das Auftreten eines Fehlers festzustellen, sondern auch imstande zu sein, die Art des Fehlers zu identifizieren.

Im allgemeinen Sinne wurde die vorliegende Erfindung unter Bezug auf die Fälle elektronischer Leistungsschaltungen erdacht, die zum Betreiben der Magnetventile von Kraftstoffeinspritzern verwendet werden, bei denen das Vorkommen eines Fehlers auf die Erscheinung eines der folgenden Phänomene zurückgeführt werden kann:

- der Bruch der Verbindung zum Einspritzmagnetventil, das als Last der Schaltung (Leerlauf) arbeitet,
- die Entstehung eines Kurzschlusses gegen Erde oder
- die Entstehung eines Kurzschlusses gegen die Spannungsversorgung (Batterie) der Last.

Wenn überdies, was gewöhnlich der Fall ist, mehrere parallel arbeitende Leistungsschaltungen in Parallelarbeitsweise (üblicherweise eine für jeden Einspritzer) vorhanden sind, dann ist es auch wichtig, eine Anzeige verfügbar machen zu können, die die Stufe oder Stufen identifiziert, in denen der Fehler aufgetreten ist.

Der vorliegenden Erfindung liegt das Problem zugrunde, eine Leistungsschaltung zu entwickeln, die leicht auch dann integrierbar ist, wenn mehrere Stufen parallel angeordnet sind und mit der die Feststellungs- und Diagnosefunktion für einen Fehler besonders einfach und zuverlässig innerhalb der oben erwähnten Grenzen durchgeführt werden kann, ohne daß eine übermäßig komplizierte Schaltung notwendig ist, wobei zugleich eine robuste Schaltung zur Verfügung gestellt werden soll, die in einer relativ feindlichen Umwelt wie z. B. einem Motorfahrzeug benutzt werden kann.

Dieses Problem wird erfindungsgemäß durch eine Anordnung und ein Verfahren gelöst, die jeweils die in den Ansprüchen I und II zum Ausdruck gebrachten Merkmale einschließlich bestimmter, an sich bereits aus der US-A 4,736,267 bekannter Merkmale, haben, wie die Feststellung des Stroms und der Spannung einer Last und der Vergleich der festgestellten Werte jeweils mit Bereichsgrenzen, um ein Fehlersignal zu erzeugen.

Die Erfindung wird im folgenden ausschließlich durch ein nicht beschränkendes Beispiel an Hand der beigegebenen Zeichnungen beschrieben, wobei

Fig. 1 eine typische Konfiguration einer Anwendung einer Leistungsschaltung gemäß der Erfindung in einem Blockschaltbild zeigt,

Fig. 2 eine erste mögliche Ausführungsform einiger Komponenten der in Fig. 1 dargestellten Schaltung ebenfalls in Blockschaltbildform zeigt und

Fig. 3 eine mögliche Variante einiger der in Fig. 2 dargestellten Komponenten zeigt.

Gemäß den Zeichnungen soll eine elektronische Leistungsschaltung, die allgemein mit (1) bezeichnet ist, zum Steuern der Injektoren einer Verbrennungskraftmaschine verwendet werden.

Bei den durch Beispiele dargestellten Lösungen wird vorausgesetzt, daß die Schaltung 1 zwei parallele Stufen aufweist (deren Aufbau eingehender unten beschrieben wird),

um jeweils zwei Lasten A, B zu steuern, die von den Elektromagneten oder Spulen von jeweils zwei Injektoren einer Verbrennungskraftmaschine (die nicht in der Zeichnung dargestellt ist) gebildet werden.

Jede Spule (A), (B) weist eine zugeordnete Freilaufdiode (DA), (DB) oder jeweils eine Zener-Diode (ZA), (ZB) zum Schutz vor kurzzeitigen Überlastungsvorgängen wie Spannungsspitzen, Dämpfung von Überspannungen von Löschkreisen usw. auf.

Die Stufen der Schaltung (I) sind im wesentlichen dazu bestimmt, die Stromansteuerung der Spulen (A), (B) in Abhängigkeit von Steuersignalen zu ermöglichen, die von einer elektronischen Steuerschaltung (C) erzeugt werden, die z. B. von einem Mikroprozessor wie dem Motorola 68HC11-Mikroprozessor gebildet wird.

Die Verbindung zwischen der Steuerschaltung (C) und der Leistungsschaltung (I) wird durch zwei Steuerleitungen (IN1), (IN2) gebildet, durch die der Mikroprozessor (C) an die zwei Stufen der Schaltung (I) jeweils Anregesignale (gewöhnlich durch Rechteckwellen gebildet) sendet, die die Stufen der Schaltung (I) in entsprechende Stromleitsignale für die Lasten A, B übersetzen.

Nach einer üblichen Anordnung auf dem Automobilgebiet werden die in Frage kommenden Lasten zwischen den Ausgängen VOUT1 und VOUT2 der Stufen der Schaltung (I) und der Speisespannung (Batterie) V+ des Fahrzeuges (oder des Einspritzsystems) angeordnet.

Fünf weitere Leitungen, die jeweils mit DIAGA, DIAGB, FAULT, STAGE und RESET bezeichnet sind, verlaufen zwischen dem Mikroprozessor (C) und der Schaltung (I).

Wie weiter unten deutlicher angegeben wird, ist die FAULT-Leitung dazu vorgesehen, ein Signal, das die Tatsache eines Fehlers in der Schaltung (I) anzeigt, von der Schaltung (I) zum Mikroprozessor (C) zu senden (als Ergebnis der Abrufanfrage, die vom Mikroprozessor (C) oder gemäß einer allgemeinen Interruptlogik durchgeführt wird).



Die STAGE-Leitung ist dazu bestimmt, ein Signal, das die Stufe oder Stufen mit einem Fehler kennzeichnet, an den Mikroprozessor (C) zu senden.

Die DIAGA- und DIAGB-Leitungen jedoch senden Informationen diagnostischer Natur, d. h. die Identifikation der Art des erfaßten Fehlers, an den Mikroprozessor (C).

Schließlich ermöglicht es die RESET-Leitung dem Mikroprozessor (C) ein allgemeines Zurücksetzsignal an die Schaltung (1) zu senden.

Um eine zu umfangreiche Behandlung des Gegenstands zu vermeiden, wird die folgende Beschreibung auf eine Leistungsschaltung (1) bezogen, die zwei parallel arbeitende Stufen enthält. Auf der Grundlage von Schaltungsentwicklungen kann die Erfindung im Rahmen der Fähigkeiten eines Durchschnittsfachmannes jedoch auf Schaltungen, die n Stufen aufweisen, erstreckt werden.

In diesem Fall ist es ersichtlich, daß die Verbindungen zwischen dem Mikroprozessor (C) und der Schaltung (1) jeweils durch Ansteuerleitungen IN1 ... INn und durch beispielsweise mehrere parallele STAGE-Leitungen zum Übermitteln der jeweiligen Identifiziersignale oder durch die Benutzung einer einzigen STAGE-Leitung bereitgestellt wird, auf der codierte Signale gemäß einem allgemeinen seriellen Format gesendet werden.

Gemäß einer bekannten Lösung weist die Leistungsschaltung (1) (die vorzugsweise in Form einer einzigen integrierten Schaltung hergestellt ist) für jede Stufe eine Leistungseinheit (2A), (2B) mit Transistoren auf, die vorzugsweise durch ein Darlington-Paar gebildet werden, dessen gemeinsamer Ausgangskollektor die jeweilige Last A, B in Abhängigkeit von einem Schaltsignal steuert, das an die Basis des ersten Transistors mittels einer Treibereinheit (3A), (3B) angelegt wird. Die letztere wird ihrerseits durch Ansteuersignale des Mikroprozessors (C) über die Leitungen (IN1) und (IN2) aktiviert.

Außer wenn anderweitig angegeben, sind die beiden Stufen der Schaltung (1) völlig identisch zueinander: In der vorliegenden Beschreibung und den beigefügten Zeichnungen

gen sind ihre jeweiligen Hauptelemente mit den gleichen Bezugsziffern oder Symbolen bezeichnet, auf die ein Index A oder B folgt, je nachdem, ob diese sich auf die eine Stufe oder die andere Stufe beziehen.

Eine Zener-Diode (4A), (4B) ist zwischen die steuernde Einheit (3A), (3B) und den Ausgangskollektor des Darlington-Paars (2A), (2B) zum Schutz gegen Spannungsüberlastungen geschaltet, wie sie bei der Abtrennung der Batterie usw. auftreten.

Zusätzlich sind beide Treibereinheiten (3A), (3B) auch gemäß einer bekannten Lösung mit einer Einheit (5) zum Schutz gegen Überhitzung verbunden. Die letztere soll das Arbeiten der Schaltung (1) verhindern, wenn ihre Temperatur eine vorbestimmte Sicherheitsschwelle überschreitet.

Zwei Schaltungen (6A), (6B) sind auch gemäß einer bekannten Lösung zur Begrenzung des Stroms vorgesehen, der zwischen dem Emitter des zweiten Transistors jedes Darlington-Paars (2A), (2B) und der jeweiligen Treibereinheit (3A), (3B) verläuft.

Die Begrenzung des Stroms wird durch die Erfassung seiner Intensität mit Strommeßwiderständen (7A), (7B) erreicht, die zwischen dem Emitter des zweiten Transistors des Darlington-Paars (2A), (2B) und Erde angeordnet sind. In der dargestellten Ausführungsform hat jeder Transistor (7A), (7B) einen Widerstandswert in der Größenordnung von  $100\text{ m}\Omega$ , während die Stärke des durch ihn und folglich durch die jeweilige Last A, B fließenden Stroms, wenn das jeweilige Darlington-Paar (2A), (2B) leitend ist, in der Größenordnung von maximal  $3,5\text{-}4\text{ A}$  liegt.

Das Stromstärkesignal, das mit den Strommeßwiderständen (7A), (7B) erfaßt wird, wird auch über Leitungen (8A), (8B) jeweils zu Diagnosemodulen (9A) und (9B) gesandt, deren Struktur und Funktion unten näher beschrieben wird.

Die an der Last, d. h. in den mit den Darlington-Paaren (2A) und (2B) verbundenen Ausgangsleitungen VOUT1 und VOUT2, vorhandenen Spannungen werden ebenfalls jeweils über Leitungen (10A) und (10B) zu den Diagnosemodulen (9A) und (9B) ge-

sandt. Die letzteren sind auch mit einer Einheit (11) zur Erzeugung von Referenzspannungen (z.B. Spannungen von 0,1 Volt, 0,4 Volt und 2 Volt, die auch bei Temperaturänderungen stabilisiert sind) verbunden, deren Funktion besser unten erklärt wird. Schließlich ist ein Modul zur Ausführung der Diagnosefunktion, dessen Rolle besser unten erklärt wird, mit (12) bezeichnet. Die Struktur der Diagnosemodule (9A) und (9B) wird nun im folgenden beschrieben.

Der Einfachheit halber wird nur die Struktur des Moduls (9A) beschrieben, wobei es sich von selbst versteht, daß das Modul (9B) genau gleich ist. In diesem Fall sind auch die Bauelemente und Leitungen der Einheit (9A) durch eine Ziffer oder eine Verweisung mit einem beigefügten Index A bezeichnet, während die gleichen Bauelemente und Leitungen des Moduls (9B) in der Zeichnung durch die gleichen Ziffern oder Symbole mit dem Index B gekennzeichnet sind.

Drei Komparatoren, die mit (13A), (14A), (15A) bezeichnet sind, sind mit den Leitungen (8A) und (10A) und mit den stabilisierten Spannungen, die von der Einheit (11) erzeugt werden, verbunden.

Genauer gesagt:

- der Komparator (12A) ist mit seinem positiven Eingang mit der Leitung (10A) verbunden und mit seinem negativen Eingang an eine Referenzspannung in der Größe von 2 Volt gelegt;
- der Komparator (14A) ist mit seinem positiven Eingang an eine Referenzspannung in der Größe von 0,4 Volt gelegt und mit seinem negativen Eingang mit der Leitung (10A) verbunden und
- der Komparator (15A) ist mit seinem positiven Eingang an eine Referenzspannung in der Größe von 0,1 Volt gelegt und mit seinem negativen Eingang mit der Leitung (8A) verbunden.

Die Ausgänge der Komparatoren (13A) und (14A), die mit VO1A und VO2A bezeichnet sind, sind an die Eingänge eines ODER-Gatters (16A) angeschlossen, dessen Ausgang seinerseits mit einem der zwei Eingänge eines UND-Gatters (17A) verbunden ist. Der andere Eingang des letzteren empfängt das steuernde Freigabesignal, das auf der Leitung (IN1) verfügbar gemacht und in einer Verzögerungsleitung (18A) verzögert wird, um Brummen zu vermeiden.

Dieses Signal wird auch an einen der Eingänge eines anderen logischen UND-Gatters (19A) gesendet, das das Ausgangssignal des Komparators (15A), das mit VO3A bezeichnet ist, an seinen anderen Eingang empfängt.

Tatsächlich ist es die Funktion der logischen UND-Gatter (17A) und (19A), die Übertragung der Ausgangssignale des logischen Gatters (16A) und des Komparators (15A) zu den Ausgängen des Moduls (9A) zur in Gegenwart eines Erregersignals (logische "1") auf der Leitung (IN1) möglich zu machen.

Zum Verständnis der vorliegenden Beschreibung können die mit (D1A) und (D2A) bezeichneten Ausgangssignale des Moduls (9A) für alle Zwecke und Wirkungen als gleich mit den Ausgangssignalen der logischen Gatter (16A) des Komparators (15A) angesehen werden.

Die Auswahl der Freigabe dieser nur in Gegenwart einer Erregung auf der Leitung (IN1) auszugebenden Signale folgt aus der Beobachtung der Tatsache, daß die Notwendigkeit zur Feststellung und Diagnose eines Fehlers nur existiert, wenn ein Erregersignal vorhanden ist.

Bezüglich der oben angegebenen Werte der Strommeß-Widerstände (7A), (7B) kann die Arbeitsweise der Diagnosemodule (9A) und (9B) unter Berücksichtigung, daß die Spannung  $V+$  der Batterie gewöhnlich größer als 6 Volt ist und daß jedes der Darlington-Paare (2A), (2B) in leitendem Zustand (wie die jeweilige Last A, B) von einem Strom der Größe von 1 bis 4 Ampere bei einer Kollektorspannung zwischen 0,4 und 1,5 Volt durchflossen wird, gemäß der unten angegebenen Tabelle beschrieben werden:

Zustand	8A, 8B (Volt)	10A, 10B (Volt)	V01A V01B	V02A V02B	V03A V03B	D1A D1B	D2A D2B
Normal- betrieb	0,1-0,4	0,4-2	0	0	0	0	0
Kurzschluß nach V +	0,4	> 6	1	0	0	1	0
Kurzschluß nach Erde	0	< 0,4	0	1	1	1	1
offene Last	0	> 0,4	0	0	1	0	1

Insbesondere ist zu ersehen, daß unter normalen Arbeitsbedingungen die Spannung auf der Leitung (10A) normalerweise innerhalb des Bereiches von 0,4 bis 2 Volt bleibt, d. h. innerhalb des Fensters zulässiger Werte, die von den Komparatoren (13A), (14A) festgesetzt werden, während das Strommeßsignal, das auf der Leitung (8A) ansteht, über der Schwellenspannung des Komparators (15A) bleibt. Die Signale V01A, V02A, V03A und folglich die Ausgangssignale D1A und D2A bleiben daher auf einem logischen 0-Pegel.

Bei einem Kurzschluß zur Batteriespannung V + steigt die Spannung auf der Leitung (8A) relativ gegenüber den normalen Betriebsbedingungen an, jedoch ändert dies nicht die Betriebsbedingungen des Komparators (15A) oder die Pegel der Signale V03A und D2A. Was sich aber ändert, ist die Spannung auf der Leitung (10A), die praktisch die Spannung der Batterie V + erreicht, wodurch sie die Schwellenspannung des Komparators (13A) übersteigt und außerhalb des Fensters der von den Komparatoren (13A) und (13B) festgelegten zulässigen Werte fällt. Das Signal V01A geht auf einen logischen

"1"-Pegel über und verursacht eine entsprechende Änderung des Ausgangssignals D1A.

Bei einem Kurzschluß nach Erde jedoch werden der Strom durch das Darlington-Paar und folglich die auf der Leitung (8A) vorhandene Spannung praktisch null und fallen so unter den Schwellenpegel des Komparators (15A). Das Ausgangssignal V03A des letzteren ändert daher den logischen Pegel "1" und verursacht eine entsprechende Änderung im Signal D2A. Die Spannung an der Last, die auf der Leitung (10A) abgefühlt wird, fällt auch auf einen sehr niedrigen Pegel unter die Schwelle des Komparators (14A) ab, d.h. außerhalb und dieses Mal unter das Fenster, das von den Komparatoren (13A) und (14A) bestimmt wird. Auf diese Weise tritt eine Änderung im logischen Pegel des Signals V02A ein, welches das Signal D1A veranlaßt, sich zum logischen "1"-Pegel zu ändern.

Schließlich fällt bei einer offenen Last mit der sich ergebenden Aufhebung des Stroms in der Last die Spannung auf der Leitung (8A) unter den Schwellenpegel des Komparators (15A), so daß sich die Signale V03A und D2A nach "1" ändern. Bei diesen Bedingungen entspricht die Spannung auf der Leitung (10A) während der Erregung des Darlington-Paars schließlich der Spannung  $V_{CESAT}$  des ersten Transistors des Darlington-Paars (2A) addiert zu der Spannung  $V_{BE}$  des zweiten Transistors (ungefähr  $0,1 + 0,5-0,6$  Volt), eine Spannung, die in das Fenster fällt, das durch die Komparatoren (13A), (14A) festgelegt ist, so daß die Signale V01A und V02A auf dem logischen "0"-Pegel bleiben, wie dies das Ausgangssignal D1A tut.

Die vier näher bestimmten Betriebsbedingungen (normale Betriebsweise und drei verschiedene Fehler) entsprechen daher vier verschiedenen logischen Werten, die von dem Paar von Signalen D1A und D2A angenommen werden.

Das oben beschriebene trifft auch auf die Signale D1B und D2B zu, die von dem Modul (9B) ausgegeben werden.

Kurz zusammengefaßt gilt: Die normale Arbeitsweise findet statt, wenn die auf den Leitungen (10A) und (10B) vorhandene Spannung in dem von den Komparatoren (13A), (13B) und (14A), (14B) festgelegten Fenster liegt, wobei der Strom in der Last (erfaßt auf den mit den Strommeßwiderständen (7A), (7B) verbundenen Leitungen (8A), (8B)) über dem Schwellwertpegel liegt, der durch den Komparator (15A), (15B) fixiert ist.

Das Auftreten eines Kurzschlusses zum positiven Pol der Batterie wird durch die Tatsache festgestellt, daß die Spannung  $V_{OUT}$  an der Last über dem von den Komparatoren (13A), (13B), (14A), (14B) bestimmten Toleranzfenster liegt, während der Strom in der Last über der Referenzschwelle bleibt.

Bei einem Kurzschluß gegen Erde oder bei einer offenen Last fällt die Stromstärke in der Last unter die an den Komparatoren (15A) und (15B) eingestellte Schwelle. Die beiden verschiedenen Phänomene werden durch die Feststellung voneinander unterschieden, ob die Spannung  $V_{OUT}$  an der Last unter dem von den Komparatoren (13A), (13B), (14A), (14B) bestimmten Fenster liegt oder nicht. Die Spannung fällt nur bei einem Kurzschluß gegen Erde unter das Fenster.

Mit anderen Worten findet die richtige Arbeitsweise der Schaltung 1 nur statt, wenn alle Signale D1A, D2A, D1B und D2B den logischen "0"-Pegel haben. Ein Wechsel eines der Signale zum logischen "1"-Pegel zeigt an, daß ein Fehler eingetreten ist. Die Stufe, in der der Fehler aufgetreten ist, kann durch die Feststellung identifiziert werden, welches der Diagnosemodule (9A), (9B) die Ausgangsleitung enthält, auf der der Wechsel nach "1" stattgefunden hat. Die Kombination von Ausgangswerten (10, 11 oder 01) jedes Moduls (9A), (9B) ermöglicht so die Art des Fehlers in einer individuellen Stufe entsprechend den in der obigen Tabelle 1 gezeigten Kriterien zu identifizieren. Die Funktion der Signalisierung des Fehlers, der Identifizierung der Stufe, in der der Fehler stattgefunden hat, und dessen diagnostischer Analyse ist dem Modul (12) übertragen, das im wesentlichen aus zwei logischen ODER-Gattern (20A), (20B), besteht, die jeweils die Signale D1A, D2A und D1B, D2B an ihren Eingängen empfangen.

Die Ausgänge der logischen Gatter (20A), (20B) sind ihrerseits mit den Eingängen eines weiteren logischen ODER-Gatters (21) und eines logischen UND-Gatters (22) verbunden; im letzteren Fall mit Einfügung eines Inverters (23) in der Ausgangsleitung des Gatters (20A).

Tatsächlich bildet der Ausgang des Gatters (21) ein allgemeines ODER für alle die Ausgangssignale der Module (9A), (9B): Dies bedeutet, daß der Ausgang des logischen Gatters (21) auf einen Pegel "1" übergeht, wenn irgend eine der Ausgangsleitungen der Module (9A), (9B) als Folge eines Fehlers auf einen logischen "1"-Pegel übergeht.

Der Ausgang des Gatters (22) nimmt jedoch verschiedene logische Werte in Abhängigkeit davon an, ob der Fehler in der ersten oder zweiten Stufe der Schaltung 1 eingetreten ist.

In der dargestellten Ausführungsform ist der Ausgang des Gatters (22) tatsächlich auf einem logischen "0"-Pegel, wenn einer der Ausgänge des Moduls (9A) zu einem Pegel "1" gewechselt ist, d. h., wenn ein Fehler in der ersten Stufe der Schaltung 1 vorhanden ist. Das Ausgangssignal des Gatters (22) geht auf einen Pegel "1" über, wenn und nur wenn der Fehler in der zweiten Stufe der Schaltung eingetreten ist.

Die Ausgangssignale des Gatters (21) (das das Auftreten eines Fehlers anzeigt) wird zu einem der mit (23) bezeichneten Eingänge einer Latch-Schaltung (24) übertragen, die das FAULT-Signal zum Mikroprozessor C sendet.

Die logischen UND-Gatter sind im Schaltbild mit (25) und (26) bezeichnet.

Das die fehlerbehaftete Stufe kennzeichnende Signal wird zum Mikroprozessor C als STAGE-Signal durch das logische Gatter (26) übertragen, das mit einem zweiten Eingang der Latch-Schaltung (24) verbunden ist.

Das Ausgangssignal des Gatters (22) wird durch das logische Gatter (25) an den Steuerungseingang einer Multiplexerschaltung (29) angelegt, die auf die Ausgangsleitungen DIAGA



oder DIAGB übertragen kann, die zum Mikroprozessor (C) verlaufen:

- die Signale D1A und D2A (die an ein erstes Paar von Eingängen (29A) angelegt werden), wenn die Ausgangssignale des Gatters (22) anzeigen, daß der Fehler in der ersten Stufe der Schaltung 1 vorhanden ist, und
- die Signale D1B und D2B (die an ein zweites Paar von Eingängen (29B) angelegt werden), wenn das Ausgangssignal des Gatters (22) anzeigt, daß der Fehler in der zweiten Stufe der Schaltung 1 vorhanden ist.

Schließlich sind zwei weitere Eingänge des Multiplexers (29) und der Latch-Schaltung (24) jeweils mit (30) und (31) bezeichnet und mit der Rücksetzleitung des Mikroprozessors (C) verbunden.

Die Änderungen der Signale D1A, D2A, D1B und D2B veranlassen ihre automatische Speicherung infolge der Verwendung von Speicheranordnungen des Setz-, Rücksetz-Typs.

Der Mikroprozessor (C) kann die Ausgangssignale des Multiplexers (29) und der Latch-Schaltung (24) auf 0 durch ein auf der RESET-Leitung gesendetes Rücksetz-Signal zurückführen. Auf diese Weise kann der Mikroprozessor (C) bei Auftreten von gleichzeitigen oder fast gleichzeitigen Fehlern in beiden Stufen der Schaltung (1) die jeweiligen Fehlermeldungen ebenso wie die Diagnosesignale, die auf den Leitungen DIAGA und DIAGB vorhanden sind, sequentiell lesen.

Der Mikroprozessor (C) interpretiert die auf den verschiedenen Leitungen FAULT, STAGE, DIAGA und DIAGB vorhandenen Signale und sorgt für ein entsprechendes Eingreifen (wie z.B. eine visuelle Anzeige nach außen, die Unterbrechung des Betriebs usw.). Die Kriterien für die Organisation dieser Information durch den Mikroprozessor (C) werden hier nicht im Detail beschrieben, weil sie für den Zweck der Beschreibung und das Verständnis der vorliegenden Erfindung nicht relevant sind und auch wegen der zahlreichen möglichen alternativen Lösungen.

Selbstverständlich stellt die in Fig. 2 gezeigte logische Schaltung nur eine von vielen möglichen Lösungen für die Ausführung der Schaltung gemäß der Erfindung dar.

Die Fig. 3 zeigt schematisch, wie eine funktionell ähnliche Lösung mit der Verwendung von logischen NAND- und NOR-Gattern erzeugt werden kann.

Im Diagramm der Fig. 3 sind besonders die logischen NAND-Gatter mit (101A) und (102A) bezeichnet und jedes empfängt das Freigabesignal IN1 an einem Eingang und die Ausgangssignale, die jeweils den Ausgangssignalen der logischen Gatter (16A) und dem Signal V03H entsprechen, am anderen Eingang.

Die NAND-Gatter (101A) und (102A) sind jeweils mit Invertern (103A), (104A) verbunden, deren logische Ausgangssignale den Signalen D1A und D2A äquivalent sind.

Eine identische Schaltungskonfiguration (einschließlich gleicher Elemente, die mit dem Index B gekennzeichnet sind) ist für die Verarbeitung der Ausgangssignale der logischen Gatter (16B) und des Signals V03B unter Kontrolle des Freigabesignals IN2 vorgesehen.

Die logischen NOR-Gatter, die mit (120A) und (120B) bezeichnet sind, sind bezüglich ihrer Funktion im wesentlichen vergleichbar mit den Gattern (20A), (20B) gemäß Fig. 2.

Die Ausgangssignale der NOR-Gatter (120A), (120B) werden an zwei weitere NAND-Gatter (121) und (122) gesendet, die ebenfalls eine mehr oder weniger vergleichbare Funktion mit derjenigen der logischen Gatter (21) und (25) von Fig. 2 haben, d. h. die Erzeugung eines Signals, das das Auftreten eines Fehlers anzeigt (ein Signal, das zu einem ersten Eingang (123) einer Latch-Stufe (124) zur Übertragung auf der FAULT-Leitung gesendet werden soll), und die Erzeugung eines Signals durch einen Inverter (126), der in Reihe mit dem Gatter (122) geschaltet ist, zur Identifizierung der Stufe der Schaltung 1, in der der Fehler aufgetreten ist.

Das letztere Signal wird zu einem Eingang (127) einer Latch-Schaltung (128) für die Übertragung wiederum unter Zwischenschaltung zweier in Reihe geschalteter Inverter (129) zu der STAGE-Leitung weitergeleitet.

Das gleiche Signal wird auch als Freigabesignal an zwei weitere Latch-Schaltungen gesendet, von denen jede zwei Stufen (130), (131) und (132), (133) aufweist, die wiederum über Paare von Invertern (134), (135) mit den Leitungen DIAGA und DIAGB verbunden sind, die die Diagnosesignale zum Serviceprozessor A senden.

Die Latch-Schaltungen (130), (131) und (132), (133) empfangen die Signale D1A, D2A, D1B und D2B selbstverständlich jeweils auf Eingangsleitungen.

Alle Latch-Stufen (124), (128), (131) und (133), die die Ausgangsleitungen des Moduls (12) steuern, haben wiederum, im wesentlichen wie in Fig. 2 gezeigt, eine Verbindung zur RESET-Leitung (im spezifischen Fall über einen Inverter (136)), die an den Mikroprozessor (C) angeschlossen ist.

Aktenzeichen: P 689 02 028.7

### Patentansprüche

1. Elektrische Schaltungsanordnung (1), die wenigstens eine Stufe mit einem Ausgangsanschluß (VOUT 1, VOUT 2) für die Versorgung jeweils einer Last (A, B) aufweist und sowohl eine Vielzahl fehlerhafter Zustände als auch einen normalen Betriebszustand annehmen kann, mit Sensoreinrichtungen (9A, 9B, 12), die wenigstens ein erstes Signal (FAULT), das die Tatsache eines der fehlerhaften Zustände der Schaltungsanordnung (1) anzeigt, und zweite Signale (DIAGA, DIAGB) erzeugen können, wobei die Schaltungsanordnung (1) folgendes enthält:
  - erste Sensoreinrichtungen (10A, 10B), die auf die der Last (A, B) über den Ausgangsanschluß zugeführte Spannung ansprechen,
  - zweite Sensoreinrichtungen (7A, 8A; 7B, 8B), die auf den der Last (A, B) über den Ausgangsanschluß zugeführten Strom ansprechen,
  - erste Komparatoreinrichtungen (13A, 14A; 13B, 14B), die mit den ersten Sensoreinrichtungen (10A, 10B) verbunden sind und für die der Last (A, B) während des normalen Betriebs zugeführte Spannung einen Bereich zulässiger Werte festlegen sowie in der Lage sind, ein erstes logisches Signal (D1A, D1B) zu erzeugen, das einen ersten Wert (0) oder einen zweiten Wert (1) annimmt, wenn die der Last (A, B) zugeführte Spannung jeweils innerhalb oder außerhalb des Bereichs der zulässigen Werte ist,

zweite Komparatoreinrichtungen (15A, 15B), die mit den zweiten Sensoreinrichtungen (8A, 8B) verbunden sind und für den der Last (A, B) während des normalen Betriebs zugeführten Strom einen Bereich zulässiger Werte festlegen sowie in der Lage sind, ein zweites logisches Signal (D2A, D2B) zu erzeugen, das einen ersten Wert (0) oder einen zweiten Wert (1) annimmt, wenn der der Last (A, B) zugeführte Strom jeweils innerhalb oder außerhalb des Bereichs zulässiger Stromwerte ist, und logische Prozessoreinrichtungen (20A, 20B; 21 bis 30; 120A, 120B, 121 bis 136), denen das erste logische Signal (D1A, D1B) und das zweite logische Signal (D2A, D2B) zugeführt wird und die das wenigstens eine erste Signal (FAULT), wenn wenigstens eines der ersten (D1A, D1B) und zweiten (D2A, D2B) logischen Signale den zweiten Wert (1) annimmt, und die zweiten Signale erzeugen, die, wenn das erste logische Signal (D1A, D1B) den ersten Wert (0) und das zweite logische Signal (D2A, D2B) den zweiten Wert (1) annehmen, die Abtrennung des Ausgangsanschlusses (VOUT1, VOUT2) von der Last (A, B) anzeigen und die weiterhin anzeigen, daß der Ausgangsanschluß (VOUT1, VOUT2) zur Spannungsversorgung (V+) kurzgeschlossen ist, wenn das erste logische Signal (D1A, D1B) den zweiten Wert (1) und das zweite logische Signal (D2A, D2B) den ersten Wert (0) annehmen, und daß der Ausgangsanschluß (VOUT1, VOUT2) zu einem Erdpunkt kurzgeschlossen ist, wenn das erste und zweite logische Signal (D1A, D1B; D2A, D2B) den zweiten Wert (1) annehmen.

2. Schaltungsanordnung nach Anspruch 1.

d a d u r c h g e k e n n z e i c h n e t,

daß die logischen Prozessoreinrichtungen (20A, 20B, 21 bis 31; 120A, 120B, 121

bis 136) so ausgebildet sind, daß sie die zweiten Signale (DIAGA, DIAGB) erzeugen mit:

- einem ersten Wert (10), wenn das erste logische Signal (D1A, D1B) den zweiten Wert (1) annimmt und das zweite logische Signal (D2A, D2B) den ersten Wert (0) behält,
- einem zweiten Wert (11), wenn sowohl das erste (D1A, D1B) und das zweite (D2A, D2B) logische Signal den zweiten Wert (1) annehmen, und
- einem dritten Wert (01), wenn das erste logische Signal (D1A, D1B) den ersten Wert (0) behält und das zweite logische Signal (D2A, D2B) den zweiten logischen Wert (1) annimmt.

3. Schaltungsanordnung nach Anspruch 1 oder 2,  
 dadurch gekennzeichnet,  
 daß eine Vielzahl von Stufen vorgesehen ist, von denen jede einen Ausgangsanschluß (VOUT1, VOUT2) zur Versorgung jeweils einer Last (A, B) hat, wobei die Sensoreinrichtungen (9A, 9B, 12) wenigstens ein drittes Signal (STAGE) erzeugen können, das anzeigt, welche der Stufen in fehlerhaftem Zustand ist.

4. Schaltungsanordnung nach Anspruch 1,  
 dadurch gekennzeichnet,  
 daß die ersten Komparatoreinrichtungen (13A, 14A; 13B, 14B) im wesentlichen ein Fensterkomparatormodul mit jeweils oberen (13A, 13B) und unteren (14A, 14B) Schwellenpegeln aufweisen, die den Bereich der zulässigen Werte für die der Last (A, B) zugeführte Spannung bestimmen, und daß der Ausgang (16A, 16B) des Fensterkomparaturmoduls das erste logische Signal (D1A, D1B) bildet.

5. Schaltungsanordnung nach Anspruch 1 oder 4,  
dadurch gekennzeichnet,  
daß die zweiten Komparatoreinrichtungen (15A, 15B) im wesentlichen ein Komparatormodul mit einem einzigen Schwellenwert aufweisen, der das untere Ende des Bereichs zulässiger Werte für den der Last (A, B) zugeführten Strom bestimmt, und daß der Ausgang (VO3A, VO3B) des Komparatormoduls (15A, 15B) mit dem einzigen Schwellenwert das zweite logische Signal (D2A, D2B) bildet.
6. Schaltungsanordnung nach Anspruch 1 und 3,  
dadurch gekennzeichnet,  
daß die logischen Prozessoreinrichtungen ein Element (21; 121) aufweisen, das auf die Tatsache anspricht, daß wenigstens eines der ersten (D1A, D1B) und zweiten (D2A, D2B) logischen Signale, die von den ersten (13A, 13B; 14A, 14B) und zweiten (15A, 15B), jeder Stufe der Schaltungsanordnung zugeordneten Komparatoreinrichtungen erzeugt werden, zum zweiten logischen Wert (1) gewechselt hat, und das unter diesen Bedingungen das wenigstens eine dritte Signal (STAGE) erzeugen kann.
7. Schaltungsanordnung nach Anspruch 6,  
dadurch gekennzeichnet,  
daß wenigstens eine Multiplexerkomponente (29) vorgesehen ist, die sowohl Eingangsanschlüsse (28, 29A, 29B), die mit dem wenigstens einen dritten Signal und mit den ersten (D1A, D1B) und zweiten (D2A, D2B) logischen Signalen beaufschlagt werden, die von den ersten (13A, 13B, 14A, 14B) und zweiten (15A, 15B), jeder Stufe der Schaltungsanordnung (1) zugeordneten Komparatoreinrichtungen erzeugt werden, als auch Ausgangsanschlüsse (DIAGA, DIAGB) aufweist,

zu denen die ersten (D1A, D1B) und zweiten (D2A, D2B) logischen Signale, die von den ersten (13A, 14A, 13B, 14B) und zweiten (15A, 15B) nur einer der Stufen der Schaltungsanordnung (1) zugeordneten Komparatoreinrichtungen erzeugt werden, in Abhängigkeit von dem vom dritten Signal (STAGE) angenommenen Wert übertragen werden.

8. Schaltungsanordnung nach irgend einem der Ansprüche 1 bis 7, gekennzeichnet durch die Zuordnung zu einem Steuermodul (C) mit der Zwischenschaltung von Leitungen für die Übertragung wenigstens eines ersten Signals (FAULT) und des wenigstens zweiten Signals (DIAGA, DIAGB) von der Schaltungsanordnung (1) zum Steuermodul (C).
9. Schaltungsanordnung nach Anspruch 3 und 8,  
d a d u r c h   g e k e n n z e i c h n e t ,  
daß wenigstens eine weitere Leitung für die Übertragung des wenigstens einen dritten Signals (STAGE) von der Schaltungsanordnung (1) zum Steuermodul (C) vorgesehen ist.
10. Schaltungsanordnung nach irgend einem der Ansprüche 1 bis 9, gekennzeichnet durch die Herstellung in Form einer integrierten Schaltung.
11. Verfahren zur Feststellung des Auftretens eines Fehlers in einer elektrischen Schaltungsanordnung (1), die wenigstens eine Stufe mit einem Ausgangsanschluß (VOUT1, VOUT2) zur Versorgung jeweils einer Last (A, B) aufweist und sowohl eine Vielzahl fehlerhafter Zustände als auch einen normalen Betriebszustand annehmen kann, wobei das Verfahren folgende Schritte aufweist:



- Erzeugung wenigstens eines ersten Signals (FAULT), das die Tatsache anzeigt, daß die Schaltungsanordnung (1) in einem der fehlerhaften Zustände ist, und zweiter Signale (DIAGA, DIAGB),
- Erfassung der der Last (A, B) über einen Ausgangsanschluß zugeführten Spannung (10A, 10B) und des Stroms (8A, 8B),
- Vergleichen (13A, 14A; 13B, 14B) des festgestellten Werts der Spannung mit einem Bereich zulässiger Werte für die der Last (A, B) während des normalen Betriebs der Schaltungsanordnung (1) zugeführten Spannung und Erzeugung eines ersten logischen Signals (D1A, D1B), das einen ersten Wert (0) oder einen zweiten Wert (1) annimmt, wenn die an die Last (A, B) angelegte Spannung jeweils innerhalb oder außerhalb des Bereichs der zulässigen Werte ist,
- Vergleichen (15A, 15B) des festgestellten Werts des Stroms mit einem Bereich zulässiger Werte für den der Last (A, B) während des normalen Betriebs der Schaltungsanordnung zugeführten Strom und Erzeugung eines zweiten logischen Signals (D2A, D2B), das einen ersten Wert (0) oder einen zweiten Wert (1) annimmt, wenn der der Last (A, B) zugeführte Strom jeweils innerhalb oder außerhalb des Bereichs der zulässigen Stromwerte ist,
- Verarbeitung (20A, 20B; 21 bis 30; 120A, 120B, 121 bis 136) des ersten logischen Signals (D1A, D1B) und des zweiten logischen Signals (D2A, D2B) und Erzeugung des wenigstens einen ersten Signals (FAULT), wenn wenigstens eines der ersten (D1A, D1B) und zweiten (D2A, D2B) logischen Signale den zweiten Wert (1) annimmt, und der zweiten Signale, die anzeigen, daß der Ausgangsanschluß (VOUT1, VOUT2) von der Last (A, B) abgetrennt ist, wenn das erste logische Signal (D1A, D1B) den ersten Wert (0) und das zweite logische Signal (D2A, D2B) den zweiten Wert

(1) annimmt, daß der Ausgangsanschluß (VOUT1, VOUT2) zur Spannungsversorgung (V+) kurzgeschlossen ist, wenn das erste logische Signal (D1A, D1B) den zweiten Wert (1) und das zweite logische Signal (D2A, D2B) den ersten Wert (0) annimmt, und daß der Ausgangsanschluß (VOUT1, VOUT2) zu einem Erdpunkt kurzgeschlossen ist, wenn das erste und zweite logische Signal (D1A, D1B, D2A, D2B) den zweiten Wert (1) annehmen.

12. Verfahren nach Anspruch 11,

d a d u r c h g e k e n n z e i c h n e t,

daß die zweiten Signale (DIAGA, DIAGB) mit

- einem ersten Wert (11), wenn das erste logische Signal (D1A, D1B) den zweiten Wert (1) annimmt und das zweite logische Signal (D2A, D2B) den ersten Wert behält, und mit
- einem zweiten Wert (10), wenn sowohl die ersten (D1A, D1B) als auch die zweiten (D2A, D2B) logischen Signale den zweiten Wert (1) annehmen, sowie mit
- einem dritten Wert (01) erzeugt werden, wenn das erste logische Signal (D1A, D1B) den ersten Wert behält und das zweite logische Signal (D2A, D2B) den zweiten Wert annimmt.

13. Verfahren nach Anspruch 11 oder 12 angewendet bei einer Schaltungsanordnung

(1), die eine Vielzahl von Stufen aufweist, von denen jede einen Ausgangsanschluß (VOUT1, VOUT2) für die Versorgung jeweils einer Last (A, B) hat,

d a d u r c h g e k e n n z e i c h n e t,

daß es den Schritt der Erzeugung wenigstens eines dritten Signals (STAGE)

einschließt, das in Abhängigkeit von der Stufe der Schaltungsanordnung, in der wenigstens eine der an die Last angelegten Spannungen und der der Last zugeführten Strom von seinem jeweiligen während des normalen Betriebs der Schaltungsanordnung (1) zugelassenen Wertebereich abweicht, verschiedene Werte annimmt und die Stufe, in der der fehlerhafte Zustand aufgetreten ist, anzeigt.

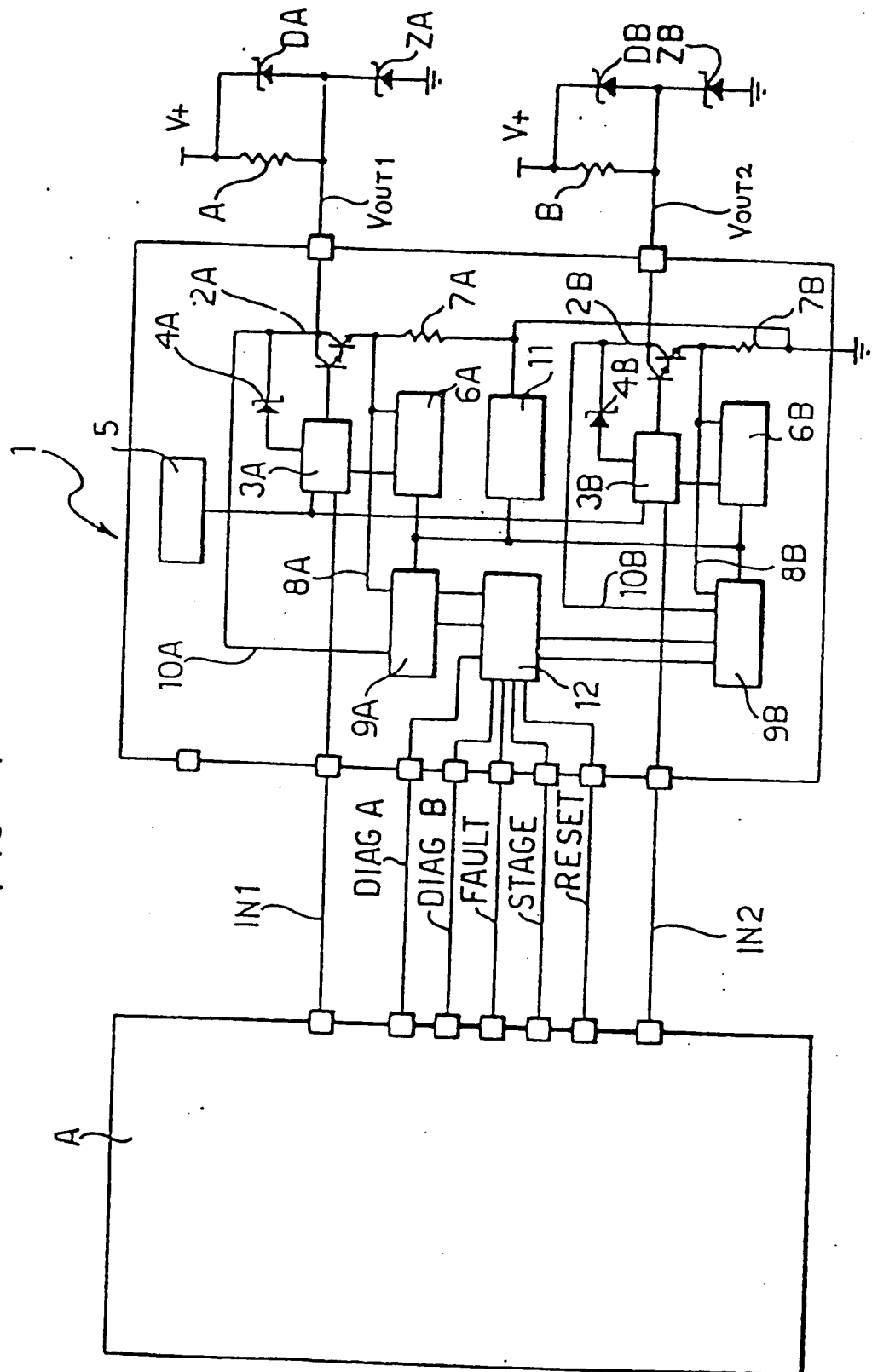


FIG. 2

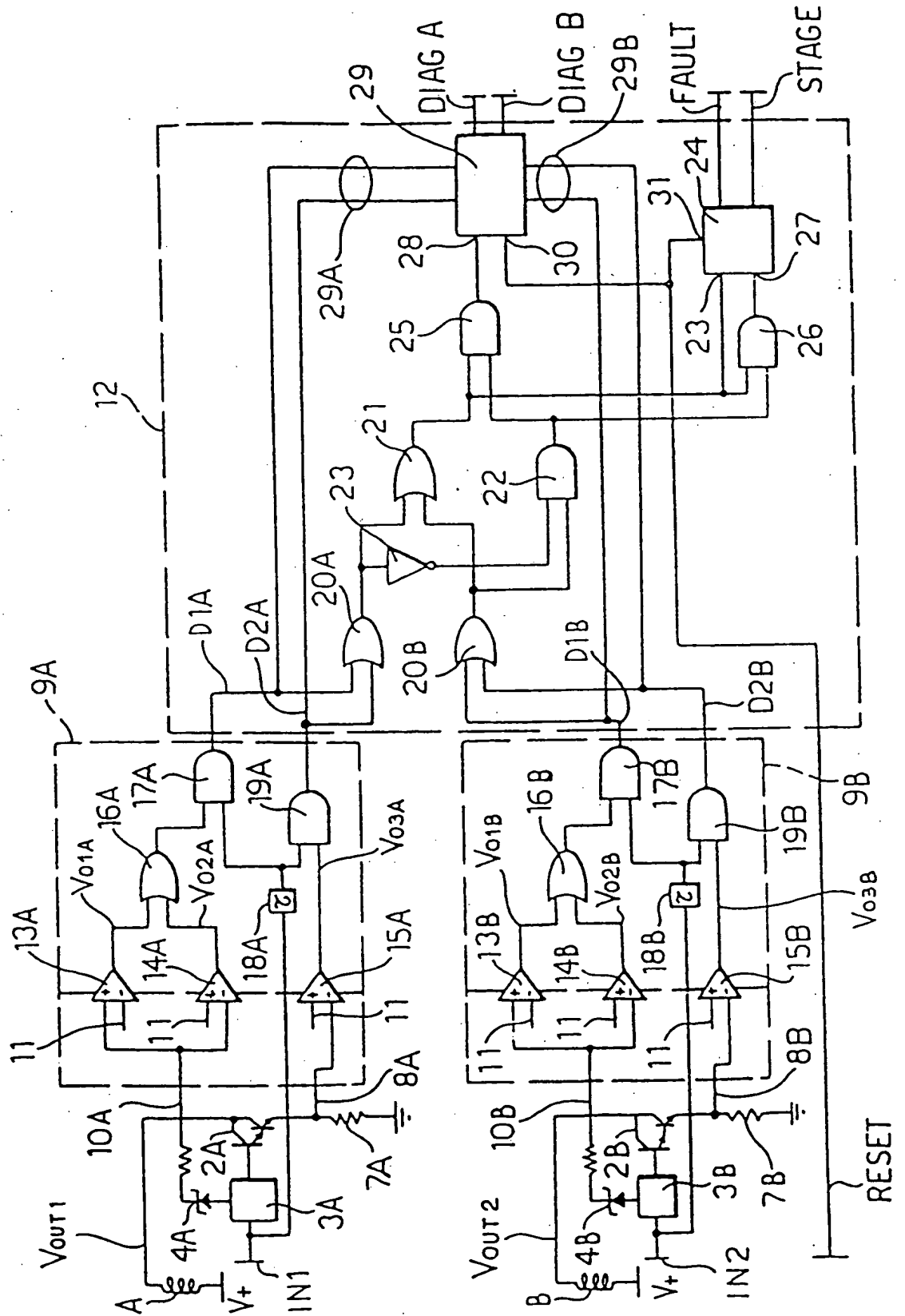
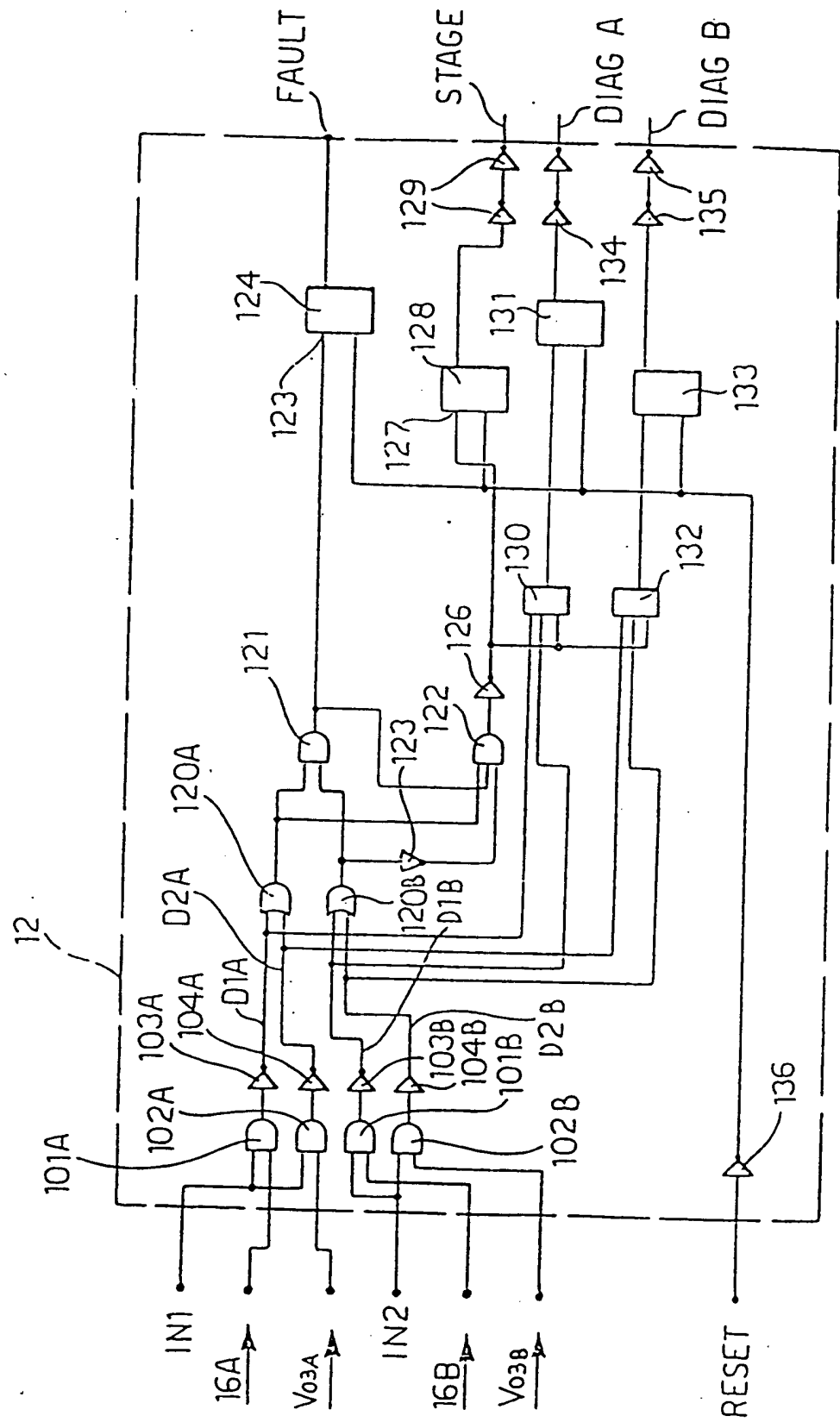


FIG. 3



**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☒ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**

**THIS PAGE BLANK (USPTO)**